

# 연수 제안서

연구 분야	실리콘계 (Si, Ge) 및 화합물반도체를 이용한 모놀리식 3차원 적층 공정 기술 개발
연구 과제명	1. 저온 공정 기반 실리콘계 M3D 고결정질 상부 소자층 형성 기술개발 2. M3D를 위한 비정질상 위 결정방향 조절이 가능한 저온 단 결정 active층 형성 기술
연수 제안 업무	반도체 에피 박막 형성, FET 소자공정/특성 평가
<p>(연수 내용)</p> <p>- 연수기간 : 2021.04.01. - 2023.03.31</p> <p>- 연수 내용 : Through-silicon-via (TSV) 및 스케일링의 한계를 극복하여 초고속 및 초저전력의 반도체 소자 기술을 개발하기 위한 모놀리식 3차원 적층(monolithic 3D integration, M3D) 기술이 최근 주목을 받고 있음. 이를 위해서는 저온 기반의 반도체 에피 성장 및 공정기술 개발이 중요하며, Si 및 Ge의 실리콘계 반도체 뿐만 아니라 화합물반도체를 이용한 상부 소자층 형성과 이를 이용한 소자 제작과 전기적 특성 평가를 통해 M3D 원천기술을 개발하고자 함.</p>	
소속 부 서 : 차세대반도체연구소	
연수 책임자 : 김 형 준	